

手続補正書

(法第 11 条の規定による補正)

特許庁審査官 殿

1. 国際出願の表示 PCT/J P 2005/002495

2. 出願人

名 称 関東電化工業株式会社

KANTO DENKA KOGYO CO., LTD.

あて名 〒100-0005

日本国東京都千代田区丸の内一丁目 2 番 1 号

東京海上日動ビルディング新館

Tokio Marine Nichido Building Shinkan, 2-1, Marunouchi 1-Chome,
Chiyoda-Ku, Tokyo 100-0005 Japan

国 籍 日本国 JAPAN

住 所 日本国 JAPAN

3. 代理人

氏 名 7015 弁理士 伊東 忠彦

ITOH Tadahiko



あて名 〒150-6032

日本国東京都渋谷区恵比寿 4 丁目 20 番 3 号

恵比寿ガーデンプレイスタワー 32 階

32nd Floor, Yebisu Garaden Place Tower, 20-3,
Ebisu 4-chome, Shibuya-ku, Tokyo 150-6032 Japan

4. 補正の対象

明細書及び請求の範囲

5. 補正の内容

(1) 明細書中第10頁第1行の「ラフルオロペンタセン」の記載を「ラデカフルオロペンタセン」に変更し、明細書中第10頁第1行～第5行の「テトラフルオロペンタセン」の記載を「テトラデカフルオロペンタセン」に変更する。

(2) 請求の範囲〔1〕～〔5〕及び〔8〕～〔10〕を削除し、請求の範囲〔6〕における「有する」及び「形成される」の記載を、それぞれ、「含む」及び「得られる」に変更し、請求の範囲〔7〕における「有する」及び「形成される」の記載を、それぞれ、「含む」及び「得られる」に変更し、請求の範囲〔11〕～〔14〕を追加する。

6. 添付書類の目録

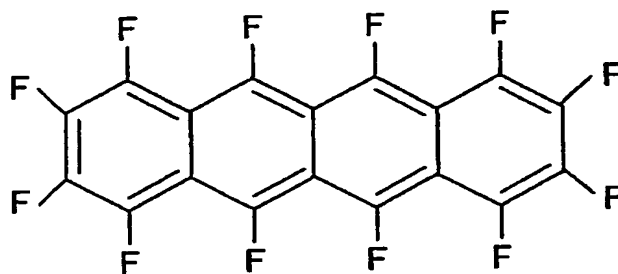
(1) 明細書第10頁

(2) 請求の範囲第35頁及び第36頁

ラデカフルオロペンタセンを基板上に真空蒸着させることは、テトラデカフルオロペンタセンを基板の表面上に直接真空蒸着させて、基板の表面上に直接テトラデカフルオロペンタセンの薄膜を形成すること、及び基板の表面に別の層を形成した後、その基板に形成された別の層の表面上にテトラデカフルオロペンタセンを真空蒸着させて、基板に形成された別の層の表面上にテトラデカフルオロペンタセンの薄膜を形成することの両方を含む。このように、有機薄膜トランジスタの基板の温度を30℃以上65℃以下に制御すると共にテトラデカフルオロペンタセンを基板上に真空蒸着させて、テトラデカフルオロペンタセンからなる有機半導体層を形成することによって、テトラデカフルオロペンタセンの複数の分子が、比較的均一に配向した有機半導体層を得ることができる。また、この場合には、テトラデカフルオロペンタセンの複数の分子における分子平面が互いに略平行であり、テトラデカフルオロペンタセンの分子の長軸方向が、有機薄膜トランジスタの基板の表面に対して略垂直な方向に向いている。従って、高いキャリア移動度を有する有機薄膜トランジスタを製造することができる。

[0043] また、上記のフッ素化アセン化合物は、好ましくは、ドデカフルオロナフタセン ($C_{18}F_{12}$) である。すなわち、フッ素化アセン化合物は、式

[0044] [化2]



で表される化合物であり、この化合物は、式 $C_{4n+2}F_{2n+4}$ で表される化合物において $n=4$ の化合物である。上記のフッ素化アセン化合物が、ドデカフルオロナフタセンであることにより、高いキャリア移動度を有する有機薄膜トランジスタをより確実に提供す

請求の範囲

〔1〕 (削除)

〔2〕 (削除)

〔3〕 (削除)

〔4〕 (削除)

〔5〕 (削除)

〔6〕 (補正後) 基板及び有機半導体層を含む有機薄膜トランジスタの製造方法において、

前記有機半導体層は、前記基板の温度を 30°C 以上 65°C 以下に制御すると共にテトラデカフルオロペンタセンを前記基板上に真空蒸着させることによって得られることを特徴とする有機薄膜トランジスタの製造方法。

〔7〕 (補正後) 基板及び有機半導体層を含む有機薄膜トランジスタの製造方法において、

前記有機半導体層は、前記基板の温度を 24°C 以上 60°C 以下に制御すると共にドデカフルオロナフタセンを前記基板上に真空蒸着させることによって得られることを特徴とする有機薄膜トランジスタの製造方法。

〔8〕 (削除)

〔9〕 (削除)

〔10〕(削除)

〔11〕(追加) 基板及び有機半導体層を含む有機薄膜トランジスタにおいて、

前記有機半導体層は、前記基板の温度を制御すると共に、式 $C_{4n+2}F_{2n+4}$ で表され、 n が2以上の整数であるフッ素化アセン化合物を、前記基板上に真空蒸着させることによって得られることを特徴とする有機薄膜トランジスタ。

〔12〕(追加) ゲート電極、ソース電極、ドレイン電極、及びゲート絶縁膜をさらに含むことを特徴とする請求項11に記載の有機薄膜トランジスタ。

〔13〕(追加) 前記基板の温度は、 30°C 以上 65°C 以下に制御され、

前記式フッ素化アセン化合物は、テトラデカフルオロペンタセンであることを特徴とする請求項11に記載の有機薄膜トランジスタ。

〔14〕(追加)

ゲート電極、ソース電極、ドレイン電極、及びゲート絶縁膜をさらに含むことを特徴とする請求項13に記載の有機薄膜トランジスタ。